

09672880  
02/10/05

E5337

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 07321762

(43)Date of publication of application: 08.12.1995

(51)Int.Cl.

H04J 11/00  
// H03L 7/00

(21)Application number: 06138386

(71)Applicant:

NEC CORP  
NIPPON HOSO KYOKAI <NHK>

(22)Date of filing: 26.05.1994

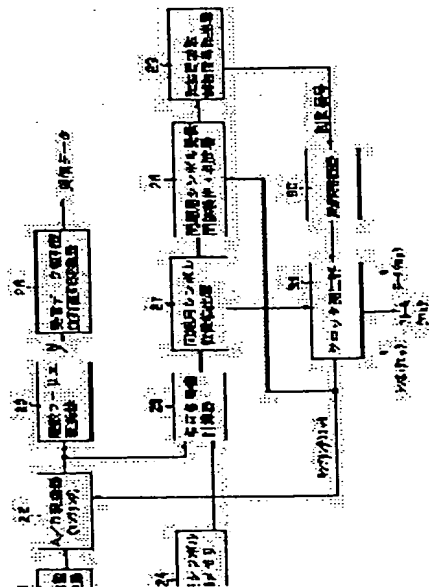
(72)Inventor:

SAITO MASANORI  
SATO TORU(54) AUTOMATIC CLOCK FREQUENCY CONTROL SYSTEM AND TRANSMITTER  
AND RECEIVER USED FOR THE SYSTEM

(57)Abstract:

**PURPOSE:** To provide an automatic clock frequency control system in the OFDM system in which the clock frequency of a receiver is subjected to tracking control with the clock frequency of a received signal and to provide a transmitter and a receiver used for the system.

**CONSTITUTION:** A sample value of a synchronization symbol waveform the same as that for a transmitter is stored in a synchronization symbol waveform memory 24. A cross correlation value calculation device 25 calculates cross correlation value between a sample value of a synchronization symbol waveform from the synchronization symbol waveform memory 24 and a sample value of a reception signal extracted from an



A/D converter 22. A circuit section comprising a synchronization symbol position detector 27, a synchronization reception interval detection/discrimination device 28, an oscillated frequency control signal generator 29, a local oscillator 30 and a clock generator 31 controls each output clock frequency so as to be in matching with the clock frequency of the reception signal accurately based on the cross correlation value.

---

**LEGAL STATUS**

[Date of request for examination]	04.12.1996
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	2731722
[Date of registration]	19.12.1997
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

---

Copyright (C); 1998 Japanese Patent Office

---

**MENU****SEARCH****INDEX****DETAIL**

同期シンボル波形メモリ 24  
 NULL SWEEP (2) → AS と 2000  
 E5557  
 重  
 AMK  
 提示

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-321762

(43) 公開日 平成7年(1995)12月8日

(51) IntCl.

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 J 11/00

// H 0 3 L 7/00

B

Null  
 Sweep (2) ↔ PNT 周波数の制御  
 CW (1)

審査請求 未請求 請求項の数14 F D (全 17 頁)

(21) 出願番号

特願平6-138386

(22) 出願日

平成6年(1994)5月26日

(71) 出願人

000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(71) 出願人

000004352

日本放送協会

東京都渋谷区神南2丁目2番1号

(72) 発明者

斉藤 正典

東京都世田谷区砧1丁目10番11号 日本放送協会 放送技術研究所内

(72) 発明者

佐藤 亨

東京都港区芝5丁目7番1号 日本電気株式会社内

(74) 代理人

弁理士 松浦 兼行

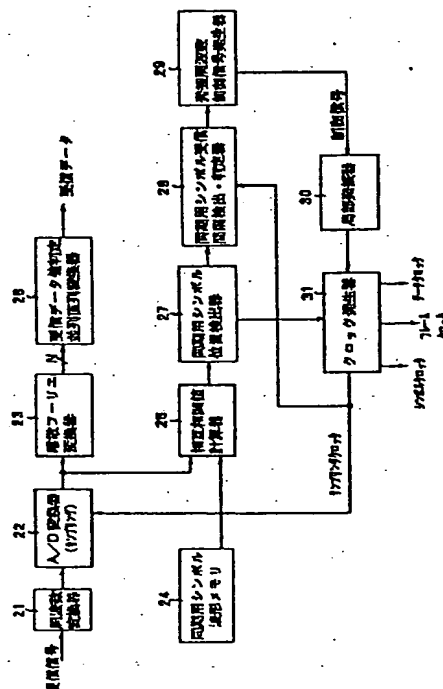
(54) 【発明の名称】 クロック周波数自動制御方式及びそれに用いる送信装置と受信装置

(57) 【要約】

【目的】 本発明はOFDM方式において受信装置のクロック周波数を受信信号のクロック周波数に追従制御し得るクロック周波数自動制御方式及びそれに用いる送信装置と受信装置とを提供することを目的とする。

【構成】 同期用シンボル波形メモリ24には、送信装置と同じ同期用シンボル波形のサンプル値が記憶されている。相互相関値計算器25は、同期用シンボル波形メモリ24からの同期用シンボル波形のサンプル値と、A/D変換器22から取り出された受信信号のサンプル値との相互相関値を計算する。この相互相関値に基づいて、同期用シンボル位置検出器27、同期用シンボル受信間隔検出・判定器28、発振周波数制御信号発生器29、局部発振器30及びクロック発生器31よりなる回路部が、クロック発生器31の各出力クロックの周波数を、すべて正確に受信信号のクロック周波数に一致するように制御する。

本発明方式の第1実施例に用いる受信装置のブロック図



## 【特許請求の範囲】

【請求項1】 送信側においては、送信信号を時間軸上の特定の時点<sup>1</sup>を指し示す同期用シンボルと有効データを伝送するための一定数のデータ伝送用シンボルとを少なくとも含む伝送フレームとして構成し、該伝送フレーム単位で直交周波数分割多重ディジタル変調方式の送信信号を送信し、

受信側においては、上記送信信号を受信してクロック発生器よりのサンプリングクロックによりサンプリングし、得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列とあらかじめ記憶手段に記憶しておいた前記同期用シンボルのサンプル値との相互相関計算を、上記時間窓を時間軸上で移動させながら各時間窓の位置毎に行つて相互相関値を算出し、該相互相関値のピーク位置に基づいて前記受信信号中の前記同期用シンボルの時間間隔を検出し、該同期用シンボルの時間間隔が所定値になるように前記クロック発生器の出力サンプリングクロック周波数を可変制御することを特徴とするクロック周波数自動制御方式。

【請求項2】 送信側は前記伝送フレーム中に前記同期用シンボルと一定数のデータ伝送用シンボルとに加えて該同期用シンボル及びデータ伝送用シンボルの非伝送期間を設けて、該伝送フレーム単位で直交周波数分割多重ディジタル変調方式の送信信号を送信し、  
受信側においては、前記クロック発生器よりシンボルクロックとフレームクロックとを前記サンプリングクロックに同期して発生させると共に、該シンボルクロックとフレームクロックとに基づいて、前記同期用シンボル及びデータ伝送用シンボルの非伝送期間中のみ、前記同期用シンボルの時間間隔が所定値になるように前記クロック発生器の出力クロック周波数を可変制御することを特徴とする請求項1記載のクロック周波数自動制御方式。

【請求項3】 送信側においては送信信号を時間軸上の特定の位置を大まかに指し示す第1の同期用シンボルと、該第1の同期用シンボルに比べて高精度で時間軸上の特定の位置を指し示す第2の同期用シンボルと有効データを伝送するための一定数のデータ伝送用シンボルとを少なくとも含む伝送フレームとして構成し、該伝送フレーム単位で直交周波数分割多重ディジタル変調方式の送信信号を送信し、

受信側においては、上記送信信号を受信して得た信号から前記第1の同期用シンボルの時間軸上の位置を検出し、該第1の同期用シンボルの時間軸上の位置情報に基づいて、前記第2の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を発生し、受信信号をクロック発生器よりのサンプリングクロックによりサンプリングして得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列とあらかじめ記憶手段に記憶しておいた前記第2の同期用シンボルのサンプル値との相互相関計算

を、上記時間窓を前記ゲート信号がオンの時間範囲内で移動させながら各時間窓の位置毎に行つて相互相関値を算出し、該相互相関値のピーク位置に基づいて前記受信信号中の前記第2の同期用シンボルの時間間隔を検出し、該同期用シンボルの時間間隔が所定値になるように前記クロック発生器の出力サンプリングクロック周波数を可変制御することを特徴とするクロック周波数自動制御方式。

【請求項4】 前記クロック発生器よりシンボルクロックとフレームクロックとを前記サンプリングクロックに同期して発生させると共に、該シンボルクロックとフレームクロックとに基づいて検出したベースバンド受信信号中の前記第2の同期用シンボルサンプリング期間と前記データ伝送用シンボルのサンプリング期間の画方の期間以外の期間で、前記同期用シンボルの時間間隔が所定値になるように前記クロック発生器の出力クロック周波数を可変制御することを特徴とする請求項3記載のクロック周波数自動制御方式。

【請求項5】 送信データを周波数軸上で各搬送波周波数毎に割り当てた後時間軸上のサンプル値に変換する逆離散フーリエ変換手段と、

時間軸上の特定の時点<sup>2</sup>を指し示す1種類又は2種類の同期用シンボル波形が時間軸上のサンプル値としてあらかじめ記憶されている同期用シンボル波形メモリと、シンボルクロック、フレームクロック、データクロック及びサンプリングクロックをそれぞれ生成するクロック発生手段と、

該クロック発生手段よりの該シンボルクロックとフレームクロックに基づいて、前記逆離散フーリエ変換手段よりのデータ伝送用シンボルのサンプル値系列と、前記同期用シンボル波形メモリから読み出された同期用シンボルのサンプル値系列とを選択して、該同期用シンボルのサンプル値と一定数のデータ伝送用シンボルのサンプル値とを少なくとも含む伝送フレームを出力する切換器と、

該切換器の出力伝送フレームを前記クロック発生手段よりの前記サンプリングクロックに基づいてアナログ信号に変換するD/A変換器と、

該D/A変換器の出力信号を送信周波数帯に周波数変換して直交周波数分割多重ディジタル変調方式の送信信号を生成して送信する周波数変換器とを有することを特徴とする請求項1乃至4のうちいずれか一項記載のクロック周波数自動制御方式に用いる送信装置。

【請求項6】 直交周波数分割多重ディジタル変調方式の送信信号を受信してベースバンド信号に周波数変換する周波数変換器と、

送信側より送信される時間軸上の特定の時点<sup>2</sup>を指し示す同期用シンボル波形と同一の同期用シンボル波形が時間軸上のサンプル値としてあらかじめ記憶されている同期用シンボル波形メモリと、

シンボルクロック、フレームクロック、データクロック及びサンプリングクロックをそれぞれ生成するクロック発生手段と、

該クロック発生手段よりのサンプリングクロックに基づいて、前記周波数変換器よりのベースバンド受信信号をサンプリングするサンプリング手段と、

該サンプリング手段により得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列と前記同期用シンボル波形メモリから読み出した前記同期用シンボルのサンプル値との相互相関計算を、上記時間窓を時間軸上で移動させながら各時間窓の位置毎に行き、相互相関値を算出する相互相関値計算器と、

該相互相関値計算器の出力相互相関値と所定値とを比較して該相互相関値のピーク値を検出し、前記ベースバンド信号中の同期用シンボルの時間軸上の位置を検出する同期用シンボル位置検出器と、

該同期用シンボル位置検出器の出力検出情報に基づいて、前記ベースバンド信号中の同期用シンボルの時間間隔を前記サンプリングクロックのクロック数としてカウントし、該カウント値の一定値に対する誤差情報を出力する同期用シンボル受信間隔検出・判定器と、

同期用シンボル受信間隔検出・判定器よりの誤差情報に基づいて、前記クロック発生手段の出力クロック周波数を可変制御する制御手段とを有することを特徴とする請求項 1 又は 2 記載のクロック周波数自動制御方式に用いる受信装置。

【請求項 7】 直交周波数分割多重ディジタル変調方式の送信信号を受信してベースバンド信号に周波数変換する周波数変換器と、

送信側より送信される前記第 2 の同期用シンボル波形と同一の同期用シンボル波形を時間軸上のサンプル値としてあらかじめ記憶する同期用シンボル波形メモリと、シンボルクロック、フレームクロック、データクロック及びサンプリングクロックをそれぞれ生成するクロック発生手段と、

該クロック発生手段よりのサンプリングクロックに基づいて、前記周波数変換器よりのベースバンド受信信号をサンプリングするサンプリング手段と、

前記周波数変換器又は該サンプリング手段の出力信号に基づいて前記第 1 の同期用シンボル位置を検出する第 1 の同期用シンボル位置検出器と、

該第 1 の同期用シンボル位置検出器より取り出される該第 1 の同期用シンボルの時間軸上の位置情報に基づいて、前記第 2 の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を発生する位置限定用制御信号発生器と、

前記サンプリング手段により得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列と前記同期用シンボル波形メモリから読み出した前記第 2 の同期用シンボルのサンプル値との相互相関計

算を、上記時間窓を時間軸上で前記ゲート信号がオンの期間内で移動させながら各時間窓の位置毎に行き、相互相関値を算出する相互相関値計算器と、

該相互相関値計算器の出力相互相関値と所定値とを比較して該相互相関値のピーク値を検出し、前記ベースバンド信号中の前記第 2 の同期用シンボルの時間軸上の位置を検出する第 2 の同期用シンボル位置検出器と、

該第 2 の同期用シンボル位置検出器の出力検出情報に基づいて、前記ベースバンド信号中の第 2 の同期用シンボルの時間間隔を前記サンプリングクロックのクロック数としてカウントし、該カウント値の一定値に対する誤差情報を出力する同期用シンボル受信間隔検出・判定器と、

同期用シンボル受信間隔検出・判定器よりの誤差情報に基づいて、前記クロック発生手段の出力クロック周波数を可変制御する制御手段とを有することを特徴とする請求項 3 又は 4 記載のクロック周波数自動制御方式に用いる受信装置。

【請求項 8】 前記位置限定用制御信号発生器は、前記第 2 の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を 1 回発生したときは、それ以降の前記第 2 の同期用シンボルの時間軸上の位置を前記サンプリングクロック又はシンボルクロックをカウントして推定することを特徴とする請求項 7 記載の受信装置。

【請求項 9】 前記クロック発生器より取り出されたシンボルクロック及びフレームクロックに基づき、各フレームにおいて所定期間のみオンとなるゲート信号を生成し、該ゲート信号がオンの期間のみ前記制御手段によるクロック周波数制御動作を行わせ、該ゲート信号がオフの期間は該制御手段によるクロック周波数制御動作を停止するゲート信号発生器を有することを特徴とする請求項 6 又は 7 記載の受信装置。

【請求項 10】 前記同期用シンボル受信間隔検出・判定器は、検出した同期用シンボルの時間間隔の値を複数個積算又は平均化処理して前記誤差情報を生成することを特徴とする請求項 6 又は 7 記載の受信装置。

【請求項 11】 前記相互相関計算の対象となる同期用シンボルの信号波形として、スイープ信号波形を用いることを特徴とする請求項 1 乃至 4 のうちいずれか一項記載のクロック周波数自動制御方式。

【請求項 12】 前記相互相関計算の対象となる同期用シンボルの信号波形として、PN 信号波形を用いることを特徴とする請求項 1 乃至 4 のうちいずれか一項記載のクロック周波数自動制御方式。

【請求項 13】 前記第 1 の同期用シンボルは、ヌル信号波形であることを特徴とする請求項 3 又は 4 記載のクロック周波数自動制御方式。

【請求項 14】 前記第 1 の同期用シンボルは、単一キャリア信号波形であることを特徴とする請求項 3 又は 4

記載のクロック周波数自動制御方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はクロック周波数自動制御方式及びそれに用いる送信装置と受信装置に係り、特に直交周波数分割多重ディジタル変調（OFDM: Orthogonal Frequency Division Multiplexing）方式で変調された変調波を復調するための復調器のクロック周波数を自動制御するクロック周波数自動制御方式及びそれに用いる送信装置と受信装置に関する。

【0002】

【従来の技術】近年、移動体向けディジタル音声放送や地上系ディジタルテレビジョン放送への応用に適した変調方式として、マルチバスフェージングやゴーストに強いという特長のある直交周波数分割多重ディジタル変調（OFDM）方式が注目を浴びている。

【0003】このOFDM方式の概要について説明するに、このOFDM方式はマルチキャリア変調方式の一種であって、図12に示すように、互いに異なる周波数のk個（ただし、kは数十～数百）の搬送波をディジタル変調して得られた多数のディジタル変調波を加算して送信する変調方式である。上記の搬送波のディジタル変調方式としては、4相位相偏移変調方式（QPSK: Quadrature Phase Shift Keying）が最も良く用いられるが、16値直交振幅変調（QAM: Quadrature Amplitude Modulation）や32QAMなどの多値変調方式を用いることも可能である。

【0004】OFDM方式によるデータの伝送は、図12に示す伝送シンボルを単位として行われる。各伝送シンボルは、有効シンボル期間とガードインターバルと呼ばれる期間からなる。有効シンボル期間は、データ伝送\*

$r_g = (\text{ガードインターバル長}) / (\text{有効シンボル長})$ と定義すると、伝送シンボル1個当たり $2^n \cdot (1 + r_g)$ 個のサンプル値が発生される。

【0009】受信装置130においては、受信信号を周波数変換器131で周波数変換して得たベースバンド信号波形を、送信側と同じサンプルレートでサンプルし、このサンプル値系列を離散フーリエ変換回路部132により周波数軸上へ離散フーリエ変換し、各搬送波周波数成分の位相と振幅を計算することにより、受信データ $C_i$ の値を求め、並列直列変換器133により直列に出力する。

【0010】この受信装置130においては受信信号を正確に復調するために、次の2種類の周波数自動制御（AFC: Automatic Frequency Control）が必要となる。一つは高周波の受信信号をベースバンドへ周波数変換する周波数変換器131において必要となる局部発振器の発振周波数を制御する

\*のために実質的に必要とされる信号期間である。また、ガードインターバルはマルチバスの影響を軽減するための冗長な信号期間であり、例えば有効シンボル期間の信号波形を巡回的に繰り返したものである。

【0005】各搬送波の周波数間隔を、有効シンボル期間の長さの逆数と等しくすると、各ディジタル変調波の周波数スペクトルの零点は、隣接する変調波の搬送波周波数と一致し、搬送波間で相互干渉は生じない。OFDM方式の変調波の周波数スペクトルは全体として図13に示すような矩形に近い形となる。

【0006】また、図12の伝送シンボルは、数十個～数百個程度集まって、伝送フレームを構成する。OFDM方式の伝送フレームは、例えば図14に示す構成とされている。同図に示すように、OFDM方式の1フレームには、データ伝送用シンボルIの他に、2～3シンボルのフレーム同期用シンボルIIが含まれている。また、必要に応じてサービス識別用シンボルが含まれる場合もある。

【0007】次に、OFDM方式の概念的構成について図15と共に説明する。送信装置120においては、各搬送波周波数毎に、送信データの値を複素数として与え、それを直列並列変換器121で並列データ $C_i$ （ただし、 $C_i$ は第i番目の搬送波で送られるデータ）に変換し、逆離散フーリエ変換回路部122で時間軸上へ逆離散フーリエ変換することにより、時間軸波形のサンプル値を発生し、このサンプル値から時間的に連続するベースバンド・アナログ信号波形を求める。逆離散フーリエ変換回路部122の出力サンプル値から求められたベースバンド・アナログ信号波形は周波数変換器123で送信周波数に変換されて送信される。

【0008】上記の逆離散フーリエ変換により発生される時間軸上のサンプル値の個数は、通常有効シンボル期間当たり $2^n$ （nは正の整数）個である。従って、

(1)

ためのAFCであり、受信信号の搬送波周波数の変動に周波数変換用局部発振器の発振周波数を追従させるものである。

【0011】もう一つは受信装置130の離散フーリエ変換回路部132で必要となるフレームクロック、シンボルクロック、サンプリングクロック、データクロックを発生するための局部発振器の発振周波数を制御するためのAFCで、受信信号のクロック周波数の変動に受信装置のクロック周波数を追従させるものである。すなわち、離散フーリエ変換による復調処理が正しく行われるためには、図16に示すように、受信した伝送シンボル1個当たり正確に $2^n \cdot (1 + r_g)$ 回のサンプリングを行う必要がある。

【0012】一方、サンプリング・クロックを発生させるための局部発振器の発振周波数は、送信装置120と受信装置130とでわずかなずれがあり、受信装置13

7

0がOFDM信号を正しく受信し続けるためには、受信装置130のクロック周波数を、受信信号のクロック周波数に一致させる必要がある。また、受信信号のフレーム周期やシンボル周期が時間的に変動する場合には、受信装置のクロック周波数を、その変動に追従させる必要がある。

【0013】そのため、従来は2本のパイロットキャリアを用いて、その位相変動からサンプリングクロック用局部発振器及び周波数変換用局部発振器の発振周波数ずれを検出し、発振周波数の制御を行うクロック周波数自動制御方式（特表平5-504037号）や、受信データの位相回転からサンプリングクロック用局部発振器の発振周波数ずれを検出し、サンプリングクロック周波数を制御するクロック周波数自動制御方式（特表平6-501357号）が知られている。

【0014】

【発明が解決しようとする課題】しかるに、上記の従来方式のうち前者の従来方式はクロック周波数自動制御専用のパイロット信号を用いるため、その送受信処理回路が余分に必要であり、また後者の従来方式だけでは、十分なクロック周波数自動制御精度が得られない。

【0015】本発明は以上の点に鑑みなされたもので、パイロット信号を用いることなく受信装置のクロック周波数を受信信号のクロック周波数に追従制御し得るクロック周波数自動制御方式及びそれに用いる送信装置と受信装置を提供することを目的とする。

【0016】また、本発明の他の目的は相互相関計算の対象となる信号期間を限定することにより、相互相関値の計算に要求される所要演算速度を大幅に低下させることができるクロック周波数自動制御方式及びそれに用いる受信装置を提供することにある。

【0017】更に、本発明の他の目的は、同期用シンボルとデータ伝送用シンボルのサンプリングが行われている期間においては、安定したクロックでサンプリングを行うことができるクロック周波数自動制御方式及びそれに用いる受信装置を提供することにある。

【0018】また更に、本発明の目的は、雑音や妨害等の原因で一時的に受信間隔情報の値に誤差を生じた場合でも安定にクロック周波数の制御ができるクロック周波数自動制御方式及びそれに用いる受信装置を提供することにある。

【0019】

【課題を解決するための手段】上記の目的を達成するため、本発明のクロック周波数自動制御方式は、送信側において、送信信号を時間軸上の特定の時点を示す同期用シンボルと有効データを伝送するための一定数のデータ伝送用シンボルとを少なくとも含む伝送フレームとして構成し、伝送フレーム単位で直交周波数分割多重デジタル変調方式の送信信号を送信し、受信側において、送信信号を受信してクロック発生器よりのサンプリングクロックによりサンプリングし、得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列とあらかじめ記憶手段に記憶しておいた同期用シンボルのサンプル値との相互相関計算を、時間窓を時間軸上で移動させながら各時間窓の位置毎に行って相互相関値を算出し、相互相関値のピーク位置に基づいて受信信号中の同期用シンボルの時間間隔を検出し、同期用シンボルの時間間隔が所定値になるようにクロック発生器の出力サンプリングクロック周波数を可変制御するようにしたものである。

8

【0020】また、本発明のクロック周波数自動制御方式は、同期用シンボルとして時間軸上の特定の位置を大まかに指し示す第1の同期用シンボルと、第1の同期用シンボルに比べて高精度で時間軸上の特定の位置を指し示す第2の同期用シンボルとを送信し、受信側において第1の同期用シンボルの時間軸上の位置を検出し、第1の同期用シンボルの時間軸上の位置情報に基づいて、第2の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を発生し、受信信号をクロック発生器よりのサンプリングクロックによりサンプリングして得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列とあらかじめ記憶手段に記憶しておいた第2の同期用シンボルのサンプル値との相互相関計算を、時間窓をゲート信号がオンの時間範囲内で移動させながら各時間窓の位置毎に行って相互相関値を算出し、相互相関値のピーク位置に基づいて受信信号中の第2の同期用シンボルの時間間隔を検出し、同期用シンボルの時間間隔が所定値になるようにクロック発生器の出力サンプリングクロック周波数を可変制御するようにしたものである。

【0021】また、本発明では、送信側は伝送フレーム中に同期用シンボル及びデータ伝送用シンボルの非伝送期間を設けて伝送フレーム単位で直交周波数分割多重デジタル変調方式の送信信号を送信し、受信側においては、クロック発生器よりシンボルクロックとフレームクロックとをサンプリングクロックに同期して発生させると共に、シンボルクロックとフレームクロックとに基づいて、同期用シンボル及びデータ伝送用シンボルの非伝送期間中のみ若しくは第2の同期用シンボルサンプリング期間と前記データ伝送用シンボルのサンプリング期間の両方の期間以外の期間で同期用シンボルの時間間隔が所定値になるようにクロック発生器の出力クロック周波数を可変制御することが、同期用シンボル又は第2の同期用シンボルとデータ伝送用シンボルのサンプリングが行われている期間、サンプリングクロックを安定に供給することができる点で、望ましい。

【0022】また、本発明の送信装置では、送信データを周波数軸上で各搬送波周波数毎に割り当てた後時間軸上のサンプル値に変換する逆離散フーリエ変換手段と、時間軸上の特定の時点を示す同期用シンボル波形が

10

20

30

40

50

時間軸上のサンプル値としてあらかじめ記憶されている同期用シンボル波形メモリと、シンボルクロック、フレームクロック、データクロック及びサンプリングクロックをそれぞれ生成するクロック発生手段と、クロック発生手段よりのシンボルクロックとフレームクロックに基づいて、逆離散フーリエ変換手段よりのデータ伝送用シンボルのサンプル値系列と、同期用シンボル波形メモリから読み出された同期用シンボルのサンプル値系列とを選択して、同期用シンボルのサンプル値と一定数のデータ伝送用シンボルのサンプル値とを少なくとも含む伝送フレームを出力する切換器と、切換器の出力伝送フレームを前記クロック発生手段よりのサンプリングクロックに基づいてアナログ信号に変換するD/A変換器と、D/A変換器の出力信号を送信周波数帯に周波数変換して直交周波数分割多重ディジタル変調方式の送信信号を生成して送信する周波数変換器とを有する構成としたものである。

【0023】更に、本発明の受信装置では、直交周波数分割多重ディジタル変調方式の送信信号を受信してベースバンド信号に周波数変換する周波数変換器と、送信側より送信される時間軸上の特定の時点を示す1種類又は2種類の同期用シンボル波形と同一の同期用シンボル波形が時間軸上のサンプル値としてあらかじめ記憶されている同期用シンボル波形メモリと、シンボルクロック、フレームクロック、データクロック及びサンプリングクロックをそれぞれ生成するクロック発生手段と、クロック発生手段よりのサンプリングクロックに基づいて、周波数変換器よりのベースバンド受信信号をサンプリングするサンプリング手段と、サンプリング手段により得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列と同期用シンボル波形メモリから読み出した同期用シンボルのサンプル値との相互相関計算を、時間窓を時間軸上で移動させながら各時間窓の位置毎に行って相互相関値を算出する相互相関値計算器と、相互相関値計算器の出力相互相関値と所定値とを比較して相互相関値のピーク値を検出し、ベースバンド信号中の同期用シンボルの時間軸上の位置を検出する同期用シンボル位置検出器と、同期用シンボル位置検出器の出力検出情報に基づいて、ベースバンド信号中の同期用シンボルの時間間隔をサンプリングクロックのクロック数としてカウントし、カウント値の一定値に対する誤差情報を出力する同期用シンボル受信間隔検出・判定器と、この誤差情報に基づいて、クロック発生手段の出力クロック周波数を可変制御する制御手段とを有する構成としたものである。

【0024】同期用シンボルとして前記の第1及び第2の同期用シンボルを受信する本発明の受信装置では、周波数変換器又はサンプリング手段の出力信号に基づいて第1の同期用シンボル位置を検出する第1の同期用シンボル位置検出器と、この第1の同期用シンボルの時間軸

上の位置情報に基づいて、第2の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を発生する位置限定用制御信号発生器とを有し、相互相関値計算器を、サンプリング手段により得られたサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列と同期用シンボル波形メモリから読み出した前記第2の同期用シンボルのサンプル値との相互相関計算を、時間窓を時間軸上でゲート信号がオンの期間内で移動させながら各時間窓の位置毎に行って相互相関値を計算する構成としたものである。

【0025】また、本発明受信装置の同期用シンボル受信間隔検出・判定器は、検出した同期用シンボルの時間間隔の値を複数個積算又は平均化処理して前記誤差情報を生成することが、雑音や妨害等の原因で一時的に受信間隔情報の値に誤差を生じた場合でも安定にクロック周波数の制御ができる点で、望ましい。

【0026】

【作用】一般的に直交周波数分割多重ディジタル変調(OFDM)方式では、1個の伝送フレームはある一定数の伝送シンボルを含み、更に1個の伝送シンボルはある一定数のデータを伝送する。従って、受信側におけるサンプリング周波数を、前記図16に示したように、受信した伝送シンボル1個当たり正確に $2^n \cdot (1 + r_g)$ 回サンプリングするように、受信装置のフレームクロック、シンボルクロック、サンプリングクロック、データクロックを発生するための局部発振器の発振周波数を制御することにより、これらの各種クロックを、すべて正確に受信信号のクロック周波数に同期して追従させることができる。

【0027】本発明のクロック周波数自動制御方式は、上記の点に着目してなされたものであり、受信信号のサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列とあらかじめ記憶手段に記憶しておいた同期用シンボルのサンプル値との相互相関値のピーク位置に基づいて検出した受信信号中の同期用シンボルの時間間隔が所定値になるようにクロック発生器の出力クロック周波数を可変制御するようにしているため、受信した直交周波数分割多重ディジタル変調方式の送信信号をサンプリングするサンプリングクロック及び受信側で使用する各種のクロック信号周波数を、受信信号の同期用シンボルの伝送周波数に関連した受信信号のクロック周波数に常に一致させることができる。

【0028】また、上記の同期用シンボルとして時間軸上の特定の位置を大まかに指し示す第1の同期用シンボルと、第1の同期用シンボルに比べて高精度で時間軸上の特定の位置を指し示す第2の同期用シンボルとを送受信する本発明のクロック周波数自動制御方式においては、第1の同期用シンボルを捕捉することにより第2の同期用シンボルの時間軸上の大体の位置を推定し、その推定結果に基づいて第2の同期用シンボルが存在する確



率が高い時間軸上の範囲の中のサンプル値についてだけ、相互相関計算用の時間窓を動かして相互相関の計算を行えばよく、その範囲の外のサンプル値については相互相関の計算を行わないようにできる。これにより、相互相関計算に要求される所要演算速度を大幅に低下させることができる。

【0029】また、本発明の送信装置では、クロック発生手段よりのシンボルクロックとフレームクロックに基づいて、切換器により逆離散フーリエ変換手段よりのデータ伝送用シンボルのサンプル値系列と、同期用シンボル波形メモリから読み出された同期用シンボルのサンプル値系列とを選択して、同期用シンボルのサンプル値と一定数のデータ伝送用シンボルのサンプル値とを少なくとも含む伝送フレームを出力し、この伝送フレームをD/A変換器及び周波数変換器をそれぞれ介して直交周波数分割多重ディジタル変調方式の送信信号を生成して送信するようにしたため、同期用シンボルを一定のフレームクロック周期で送信することができる。

【0030】また、本発明の受信装置では、相互相関値計算器によりサンプリング手段より入力されるサンプル値系列のうち時間軸上で一定の長さの時間窓に含まれるサンプル値系列と同期用シンボル波形メモリから読み出した同期用シンボルのサンプル値との相互相関計算を、時間窓を時間軸上で移動させながら各時間窓の位置毎に行って相互相関値を算出し、同期用シンボル位置検出器により、その相互相関値と所定値とを比較して相互相関値のピーク値を検出し、ベースバンド信号中の同期用シンボルの時間軸上の位置を検出し、同期用シンボル受信間隔検出・判定器により、ベースバンド信号中の同期用シンボルの時間間隔をサンプリングクロックのクロック数としてカウントし、カウント値の一定値に対する誤差情報を出力し、この誤差情報に基づいて、クロック発生手段の出力クロック周波数を可変制御するようにしているため、受信した直交周波数分割多重ディジタル変調方式の受信信号をサンプリングするサンプリングクロック及び受信側で使用する各種のクロック信号周波数を、受信信号の同期用シンボルの伝送周波数に関連した受信信号のクロック周波数に常に一致させることができる。

【0031】更に、本発明の受信装置では、第1の同期用シンボル位置検出器により検出した第1の同期用シンボルの時間軸上の位置情報に基づいて、位置限定用制御信号発生器により第2の同期用シンボルの時間軸上の位置を推定して、その推定位置においてオンとなるゲート信号を発生し、相互相関値計算器による相互相関計算の範囲を示す時間窓を時間軸上でゲート信号がオンの期間内で移動させるようにしたため、第2の同期用シンボルが存在する確率が高い時間軸上の範囲の中のサンプル値についてだけ相互相関の計算を行い、その範囲の外のサンプル値については相互相関の計算を行わないようにできる。

【0032】

【実施例】次に、本発明の実施例について説明する。本発明になるクロック周波数自動制御方式は送信装置と受信装置とよりなる。図1は本発明になるクロック周波数自動制御方式の第1乃至第5実施例において用いる送信装置のブロック図を示す。同図に示すように、送信装置は送信データを並列に出力する直列並列変換器11と、直列並列変換器11の出力並列データが入力される逆離散フーリエ変換器12と、逆離散フーリエ変換器12の出力サンプル値が入力されるデータ伝送用シンボル・同期用シンボル切換器13と、同期用シンボル波形メモリ14と、シンボルクロック、フレームクロック及びデータクロックをそれぞれ発生するクロック発生器15と、ディジタル-アナログ変換して連続的なアナログ信号を出力するD/A変換器16と、クロック発生器15に局部発振周波数を入力する局部発振器17と、送信信号を出力する周波数変換器18より構成されている。

【0033】次に、この送信装置の動作について説明する。“1”又は“0”の2値の送信データは直列並列変換器11に直列に供給され、ここで例えば2/5ビット毎のブロックに区切られて、各ブロックの複数のデータが1個の複素数値としてOFDM方式の各搬送波に割り当てべく逆離散フーリエ変換器12に供給される。逆離散フーリエ変換器12は周波数軸上で各搬送波周波数毎に割り当てられた上記の並列データ(複素数値)を、逆離散フーリエ変換して時間軸上のサンプル値に変換する。変換は各シンボル期間に1回行われる。

【0034】上記の時間軸上のサンプル値は例えばサンプル点毎に8ビットに量子化されたディジタル・データで、データ伝送用シンボル・同期用シンボル切換器13に供給される。なお、量子化ビット数は、各搬送波の変調方式に応じて、それに適したビット数とする。

【0035】同期用シンボル波形メモリ14は1種類の同期用シンボル波形(第1、第3、第5実施例)か、2種類の同期用シンボル波形(第2、第4実施例)が時間軸上のサンプル値としてあらかじめ記憶されており、その記憶同期用シンボル波形が読み出されてデータ伝送用シンボル・同期用シンボル切換器13へ供給される。

【0036】データ伝送用シンボル・同期用シンボル切換器13は、逆離散フーリエ変換器12よりのデータ伝送用シンボルのサンプル値系列と、同期用シンボル波形メモリ14よりの同期用シンボル波形のサンプル値系列とがそれぞれ入力され、これらをクロック発生器15から供給されるフレームクロックとシンボルクロックとを基にして、各フレームの先頭の1~2シンボル期間においては同期用シンボル波形メモリ14よりの同期用シンボル波形のサンプル値系列を選択し、各フレームの残りの期間は逆離散フーリエ変換器12よりのデータ伝送用シンボルのサンプル値系列を選択するように切り換える。

【0037】 局部発振器17は各種クロックの周波数と位相の基準となる局部発振周波数を発生してクロック発生器15へ供給する。クロック発生器15は送信装置の動作に必要となるサンプリングクロック、シンボルクロック、フレームクロック及びデータクロックをそれぞれ上記の局部発振周波数に位相ロックして発生する。ここで、サンプリングクロックの周期を $T$ とした場合、フレーム周期 $T_F$ は $N_1 \cdot T$ で表され、またシンボル周期 $T_S$ は $N_2 \cdot T$ で表される関係にあるため（ただし、 $N_1$ 及び $N_2$ はいずれも自然数で、 $N_1 > N_2$ ）、クロック発生器15は上記の局部発振周波数に位相ロックしてサンプリングクロックを生成すると共に、そのサンプリングクロックをそれぞれ $1/N_1$ 、 $1/N_2$ に分周して周期 $T_F$ のフレームクロックと、周期 $T_S$ のシンボルクロックを生成する。

【0038】 データ伝送用シンボル・同期用シンボル切替器13から取り出されたベースバンド送信信号のデジタルサンプル値系列はD/A変換器16に供給され、ここでクロック発生器15よりのサンプリングクロックに基づいてアナログ・デジタル変換されて連続するアナログ・ベースバンド信号に変換された後、周波数変換器18により無線周波数（RF）帯又は中間周波数（IF）帯に周波数変換されて送信信号とされる。

【0039】 なお、上記のクロック発生器15は一部のクロックを発生させるために、局部発振器17とは別の局部発振器を含む構成としてもよい。この場合、クロック発生器15に含まれる局部発振器は、その出力信号を局部発振器17の出力信号と位相ロックさせる必要がある。

【0040】 次に、受信装置の各実施例について説明する。図2は本発明になるクロック周波数自動制御方式の第1実施例において用いる受信装置のブロック図を示す。同図に示すように、本実施例の受信装置は受信信号をベースバンド信号に変換する周波数変換器21と、周波数変換器21の出力ベースバンド信号をサンプリングするA/D変換器22と、A/D変換器22の出力サンプル値系列がそれぞれ入力される離散フーリエ変換器23及び相互相関値計算器25と、同期用シンボル波形を記憶している同期用シンボル波形メモリ24と、受信データを出力する受信データ値判定並列直列変換器26と、同期用シンボルの時間軸上における位置を検出する同期用シンボル位置検出器27と、同期用シンボル位置の時間間隔を判定する同期用シンボル受信間隔検出・判定器28と、発振周波数制御信号発生器29と、発振周波数制御信号発生器29の出力制御信号に基づいて出力局部発振周波数が可変制御される局部発振器30と、局部発振器30の出力局部発振周波数に基づいて各種のクロックを発生するクロック発生器31とより構成されている。

【0041】 本実施例の周波数変換器21と受信データ

値判定並列直列変換器26以外の回路部が図15の離散フーリエ変換回路部132に相当する。本実施例は、同期用シンボル受信間隔検出・判定器28及び発振周波数制御信号発生器29を設けた点に特徴を有する。

【0042】 次に、本実施例の受信装置の動作について図2、図3、図10及び図11を併せ参照して説明する。図1の送信装置より送信されたRF帯又はIF帯の送信信号は、受信装置により受信されて図2の周波数変換器21に入力され、ここでベースバンド信号に周波数変換された後、A/D変換器22に供給されてクロック発生器31よりのサンプリングクロックに基づいてサンプリングされ、例えば各サンプル点毎に8ビットのサンプル値とされて出力される。

【0043】 このA/D変換器22より取り出されたサンプル値系列は、離散フーリエ変換器23に供給されて離散フーリエ変換されることにより、時間軸上のサンプル値系列が、各シンボル期間に1回、周波数軸上の複素数データに変換される。受信データ値判定並列直列変換器26はこの周波数軸上の複素数データを並列入力信号として受け、その入力複素数データの絶対値と位相角とから、OFDM方式の各搬送波で送られた2値の送信データの値を推定し、その結果得られた受信データを直列の受信ビットストリームに変換して出力する。

【0044】 一方、同期用シンボル波形メモリ24には、送信装置の同期用シンボル波形メモリ14と同じ同期用シンボル波形のサンプル値が、例えば各サンプル点毎に8ビットのデジタルデータの形であらかじめ記憶されている。本実施例の同期用シンボル波形としては、サンプリングクロックの1～10クロック程度の精度で、鋭い自己相関ピークを発生するような波形が望ましい。このような波形の例としては、スweep信号波形やPN信号波形が挙げられる。

【0045】 スweep信号波形は、図10に示すように、1個の伝送シンボルの中で、信号周波数が伝送周波数帯域の中のある一つの周波数 $f_1$ から別の周波数 $f_2$ へ連続的に変化する信号波形である。また、PN信号波形は、図11に示すように、サンプリングクロックの1～10クロック程度の周期で、2種類の信号レベル $+L$ 及び $-L$ を、疑似ランダムにとっていくような信号波形である。

【0046】 図2に示す相互相関値計算器25は、上記の同期用シンボル波形メモリ24から読み出された同期用シンボル波形のサンプル値と、A/D変換器22から取り出された受信信号のサンプル値との相互相関値を計算する。この相互相関値に基づいて、同期用シンボル位置検出器27、同期用シンボル受信間隔検出・判定器28、発振周波数制御信号発生器29、局部発振器30及びクロック発生器31よりなる回路部により、受信装置のサンプリングクロック、シンボルクロック、フレームクロック及びデータクロックの周波数が、すべて正確に

受信信号のクロック周波数に一致するように制御される。

【0047】この本実施例の周波数自動制御動作について図2及び図3と共に更に詳細に説明する。図3中、図2と同一構成部分には同一符号を付してある。相互相関値計算器25は、例えば時間軸上にある一定の長さの時間窓を定め、時間窓に含まれる各サンプル点毎に相互のサンプル値を掛け合せ、その結果を加算することにより相互相関の計算を行う。すなわち、相互相関値計算器25は図3に示すように、同期用シンボル34とデータ伝送用シンボル等35とが交互に時系列的に合成されたベースバンド受信信号33のサンプル値系列がA/D変換器22より供給され、そのサンプル値系列に対する一定の長さの時間窓を図3にa、b、c、...、d、...と示すように、時間軸上で1サンプル～数サンプルずつ移動させながら、時間窓のそれぞれについてその時間窓に含まれる各サンプル点毎に同期用シンボル波形メモリ24よりのサンプル値を掛け合せ、その結果を加算することにより相互相関値を得る。

【0048】この相互相関値は図3に36で示すように、時間窓が同期用シンボル34に一致するようになるときに最大値を示す。そこで、図2の同期用シンボル位置検出器27は上記の相互相関値がある一定のしきい値より大きいかな否かを比較することにより、しきい値より大きな相互相関値のピークを検出し、そのピーク間隔により受信信号の同期用シンボル34の時間軸上の時間間隔を検出する。

【0049】この検出結果、すなわち同期用シンボル34の受信間隔情報は、従来と同様に図2に示すようにクロック発生器31に供給されてフレーム同期再生、シンボルクロック発生に利用されるが、本実施例では更に受信信号のクロック周波数に受信装置の各クロックを一致させるために同期用シンボル受信間隔検出・判定器28にも供給される。

【0050】同期用シンボル受信間隔検出・判定器28は同期用シンボル位置検出器27により検出された同期用シンボル位置の時間間隔を、その時間間隔に含まれるサンプリングクロックのクロック数としてカウントし、そのカウント値とある一定値との大小関係を判定し、カウント値が比較用一定値に対して大きい小さいか、及びどれだけ（何クロック）ずれているかを示す判定結果を発振周波数制御信号発生器29へ供給する。なお、図3のブロック37は上記の同期用シンボル受信間隔検出・判定器28の動作機能を示す。

【0051】発振周波数制御信号発生器29は、同期用シンボル受信間隔検出・判定器28の出力判定結果を入力信号として受け、入力判定結果に応じて局部発振器30の出力発振周波数を制御する制御信号を発生する。例えば、局部発振器30が電圧制御発振器（VCO: Voltage Controlled Oscillat

or) の場合には、発振周波数制御信号発生器29は制御信号として入力判定結果に応じてレベルが変化する直流電圧を発生する。

【0052】上記の入力判定結果が同期用シンボル受信間隔を表すサンプリングクロック数がある一定値より小さい場合には、局部発振器30の出力発振周波数を高くする方向に、また、サンプリングクロック数が上記の一定値より大きい場合には、局部発振器30の出力発振周波数を低くする方向に制御が行われる。

【0053】局部発振器30は、クロック発生器31へクロック発生の周波数及び位相の基準となる信号を供給する。クロック発生器31は、受信装置の動作に必要なサンプリングクロック、シンボルクロック、フレームクロック、データクロック等の各種のクロックを、局部発振器30の出力発振周波数に位相ロックさせて発生する。

【0054】なお、上記のクロック発生器31は一部のクロックを発生させるために、局部発振器30とは別の局部発振器を含む構成としてもよい。この場合、クロック発生器30に含まれる局部発振器は、その出力信号を局部発振器30の出力信号と位相ロックさせる必要がある。

【0055】このようにして、本実施例によれば、受信装置のサンプリングクロック、シンボルクロック、フレームクロック、データクロック等の各種のクロック周波数が、受信信号のクロック周波数と一致するように受信装置の局部発振器30の発振周波数を自動的に制御することができる。

【0056】次に、本発明の第2実施例について説明する。図4は本発明になるクロック周波数自動制御方式の第2実施例において用いる受信装置のブロック図を示す。同図中、図2と同一構成部分には同一符号を付し、その説明を省略する。図4に示すように、本実施例の受信装置は同期用シンボル波形メモリ41、相互相関値計算器42、同期用シンボル位置検出器43及び相互相関計算位置限定用制御信号発生器44を有する。また、本実施例では受信する信号の各フレームは、図5に示すように、フレームの先頭に第1の同期用シンボル51と第2の同期用シンボル52とが時系列的に合成され、これらに続いてデータ伝送用シンボルが時系列的に合成された構成である点に特徴がある。

【0057】ここで、第1の同期用シンボル51は時間軸上のある特定の位置を数百サンプル～10シンボル程度の精度で指定するのに使用し、第2の同期用シンボル52は時間軸上のある特定の時点点を1～10サンプル程度の精度で指定するのに使用する。

【0058】第1の同期用シンボル51の信号波形としては、その位置を時間軸上で検出する際に、第2の同期用シンボル52ほどの時間精度は必要ないが、第1の同期用シンボル51の位置検出に要する時間が第2の同期

期用シンボル位置検出器27に供給され、以下、第1実施例と同様の動作が行われ、受信装置のサンプリングクロック、シンボルクロック、フレームクロック、データクロック等の各種のクロック周波数が、受信信号のクロック周波数と一致するように、受信装置の局部発振器30の発振周波数が自動的に制御される。

【0064】次に、本発明の第3実施例について説明する。図6は本発明になるクロック周波数自動制御方式の第3実施例において用いる受信装置のブロック図を示す。同図中、図2と同一構成部分には同一符号を付し、その説明を省略する。図6に示すように、本実施例の受信装置はクロック発生器31からのシンボルクロック及びフレームクロックを入力信号として受けるゲート信号発生器61を設け、そのゲート信号発生器61の出力ゲート信号により発振周波数制御信号発生器62の動作期間を制御する点に特徴がある。

【0065】次に、本実施例の動作について説明する。ゲート信号発生器61はクロック発生器31からシンボルクロック及びフレームクロックを入力信号として受け、所定の期間でだけオンとなる時間軸上のゲート信号を発生する。

【0066】この所定の期間は以下のようにして定める。本実施例で受信する信号の各フレームは図7に示すように、1個の同期用シンボル71とデータ伝送用シンボル72が時系列的に合成されると共に、それらの先頭に同期用シンボルもデータ伝送用シンボルも伝送されない同期用シンボル及びデータ伝送用シンボル非伝送期間（例えば、無信号期間）73を例えば1シンボル分設けた構成であり、受信側ではその同期用シンボル及びデータ伝送用シンボル非伝送期間に含まれる形で、ゲート信号がオンとなる期間を設定する。

【0067】ゲート信号発生器61により上記の如くオン期間が定められたゲート信号は、発振周波数制御信号発生器62に供給され、ゲート信号がオンである所定期間でだけ局部発振器30の発振周波数を制御する制御信号を発生出力させ、その他のゲート信号オフの期間では制御信号の発生出力を停止させる。

【0068】これにより、受信装置のA/D変換器22が同期用シンボル71及びデータ伝送用シンボル72のどちらのサンプリングを行っている期間においても、局部発振器30の発振周波数の制御は行われず、安定したサンプリングクロックをA/D変換器22へ供給することができる。

【0069】次に、本発明の第4実施例について説明する。図8は本発明になるクロック周波数自動制御方式の第4実施例において用いる受信装置のブロック図を示す。同図中、図4と同一構成部分には同一符号を付し、その説明を省略する。図8に示すように、本実施例の受信装置は図4に示した第2実施例の受信装置に、クロック発生器31からのシンボルクロック及びフレームクロ

用シンボル52の位置検出に要する時間よりも十分に短くなるような信号波形である必要がある。このような信号波形の例としては、伝送シンボル1個分の時間を無信号とするマルチ信号や、伝送シンボル1個分の時間、単一周波数の正弦波を送り続ける単一キャリア信号、数種類の周波数の正弦波の和信号を送り続ける複数キャリア信号等が考えられる。

【0059】次に、本実施例の動作について説明する。図4の周波数変換器21により上記の第1の同期用シンボル51の期間が直流となり、かつ、ベースバンドに周波数変換された図5のフレーム構成の受信信号は、A/D変換器22に供給される一方、同期用シンボル位置検出器43に供給される。同期用シンボル位置検出器43は入力されたベースバンド受信信号の直流成分を周波数選択することにより前記の第1の同期用シンボル51の位置を検出し、その検出情報を相互相関計算位置限定用制御信号発生器44に供給する。なお、同期用シンボル位置検出器43にはベースバンド受信信号を、上記のようなアナログ信号の形態でなくデジタル信号の形態で入力することもでき、その場合は図4に破線で示すように、A/D変換器22より入力される。

【0060】相互相関計算位置限定用制御信号発生器44は、同期用シンボル位置検出器43により検出された第1の同期用シンボル51の位置情報を基に、第2の同期用シンボル52の時間軸上の大体の位置を推定し、第2の同期用シンボル52が存在する確率が高い時間軸上の範囲を決定し、その推定結果を例えば時間軸上のゲート信号として相互相関値計算器42に供給する。

【0061】相互相関値計算器42は同期用シンボル波形メモリ41から読み出された前記第2の同期用シンボル52の信号波形のサンプル値と、A/D変換器22から取り出された受信信号のサンプル値との相互相関値を計算するのであるが、上記のゲート信号がオンとなっている時間帯に含まれるベースバンド受信信号についてだけ、第2の同期用シンボル52に関する相互相関値の計算を行う。すなわち、相互相関値計算器42はゲート信号がオンとなっている時間範囲の中でだけ、前記の時間窓を移動させて相互相関値計算を行う。この処理により、相互相関値計算の対象となる信号期間が限定され、相互相関値計算器42に要求される所要演算速度を大幅に低下させることができる。

【0062】相互相関計算位置限定用制御信号発生器44による、第1の同期用シンボル51の位置情報から、第2の同期用シンボル52の時間軸上の大体の位置を推定する処理が1回行われた後は、その次の第2の同期用シンボル52の位置は、前の第2の同期用シンボル52の推定位置から1フレームに相当するクロック数だけサンプリングクロック又はシンボルクロックをカウントすることにより推定するようにしてもよい。

【0063】このようにして得られた相互相関値は、同

ックを入力信号として受けるゲート信号発生器81を設け、そのゲート信号発生器81の出力ゲート信号により発振周波数制御信号発生器82の動作期間を制御する点に特徴がある。

【0070】本実施例で受信する信号の各フレームは図5に示したように、前記の第1の同期用シンボル51と第2の同期用シンボル52の2種類の同期用シンボルを用いた構成であり、ゲート信号発生器81はA/D変換器22が第1の同期用シンボル51のサンプリングを行っている期間をゲート信号がオンとなる期間として定める。これにより、発振周波数制御信号発生器82はゲート信号がオンである第1の同期用シンボル51のサンプリング期間でのみ動作する。

【0071】本実施例によれば、A/D変換器22において、第2の同期用シンボル52やデータ伝送用シンボル53のサンプリングが行われている期間においては、ゲート信号発生器81の出力ゲート信号がオフとされるために、発振周波数制御信号発生器82の動作が強制的に停止され、その結果局部発振器30の発振周波数の制御は行われないため、第2の同期用シンボル52やデータ伝送用シンボル53のサンプリングが行われている期間では安定したサンプリングクロックをA/D変換器22へ供給することができる。

【0072】なお、第1の同期用シンボル51の継続時間に比べ局部発振器30の発振周波数を制御するのに要する時間が短い場合は、第1の同期用シンボル51全体でゲート信号をオンとする必要はなく、第1の同期用シンボル51の期間に含まれるより短い期間（すなわち、第1の同期用シンボル51の一部の期間）でゲート信号をオンとすることもできる。

【0073】次に、本発明の第5実施例について説明する。図9は本発明になるクロック周波数自動制御方式の第5実施例において用いる受信装置のブロック図を示す。同図中、図2と同一構成部分には同一符号を付し、その説明を省略する。図9に示すように、本実施例の受信装置は図2の同期用シンボル受信間隔検出・判定器28に代えて、同期用シンボル受信間隔検出器91と積算又は平均判定器92を設けた点に特徴がある。

【0074】本実施例の動作について説明するに、同期用シンボル受信間隔検出器91は同期用シンボル位置検出器27で検出された同期用シンボル位置の時間間隔に基づき、同期用シンボルが受信される毎にサンプリングクロック数で表現された受信間隔情報を積算又は平均判定器92へ供給する。積算又は平均判定器92は入力された上記の受信間隔情報を例えば、連続する数個乃至数十個毎に積算又は平均化処理を行い、得られた積算値又は平均値を発振周波数制御信号発生器29へ出力する。

【0075】上記の積算又は平均判定器92により積算又は平均される受信間隔情報の個数は、伝送路の雑音レベル、伝送路特性の変動速度等の条件に適合した値を用

いる。これにより、雑音や妨害等の原因で、一時的に受信間隔情報の値に誤差を生じた場合でも、本実施例によればそれを時間的に平均化することができるため、安定した局部発振器30の制御を行うことができる。

【0076】なお、本実施例は以上の実施例に限定されるものではなく、受信装置はその第2乃至第5実施例を複数組み合わせる構成も可能である。

【0077】

【発明の効果】以上説明したように、本発明方式及び受信装置によれば、受信した直交周波数分割多重ディジタル変調方式の送信信号をサンプリングするサンプリングクロック及び受信側で使用する各種のクロック信号周波数を、受信信号の同期用シンボルの伝送周波数に関連した受信信号のクロック周波数に常に一致させることができるため、パイロットキャリアなどの特殊なキャリアを用いなくとも受信装置において直交周波数分割多重ディジタル変調方式の受信信号を常に正常に復調することができ、また、受信信号のフレーム周期やシンボル周期が時間的に変動しても、その変動に自動的に追従させることができる。

【0078】また、本発明方式及び受信装置によれば、第2の同期用シンボルが存在する確率が高い時間軸上の範囲の中のサンプル値についてだけ、相互相関計算用の時間窓を動かして相互相関の計算を行い、その範囲の外のサンプル値については相互相関の計算を行わないようにしたため、相互相関計算の対象となる信号期間を限定することができ、相互相関値の計算に要求される所要演算速度を大幅に低減させることができる。

【0079】また、本発明の送信装置によれば、受信装置において各種のクロック信号周波数を、受信信号の同期用シンボルの伝送周波数に関連した受信信号のクロック周波数に常に一致させることができる送信信号を送信することができる。

【0080】また、本発明の受信装置によれば、1個の同期用シンボル又は第2の同期用シンボルとデータ伝送用シンボルのサンプリングが行われている期間においては、安定したクロックでサンプリングを行うことができる。

【0081】更に、本発明の受信装置によれば、検出した同期用シンボルの時間間隔の値を複数個積算又は平均化処理して生成した誤差情報によりクロック発生器の出力クロック周波数を可変制御するようにしたため、雑音や妨害等の原因で一時的に受信間隔情報の値に誤差を生じた場合でも安定にクロック周波数の制御ができる。

【図面の簡単な説明】

【図1】本発明方式の第1乃至第5実施例に用いる送信装置のブロック図である。

【図2】本発明方式の第1実施例に用いる受信装置のブロック図である。

【図3】本発明の受信装置における局部発振器の発振周

波数制御の概要説明図である。

【図4】本発明方式の第2実施例に用いる受信装置のブロック図である。

【図5】本発明方式の第2実施例における伝送フレーム構成を示す図である。

【図6】本発明方式の第3実施例に用いる受信装置のブロック図である。

【図7】本発明方式の第3実施例における伝送フレーム構成を示す図である。

【図8】本発明方式の第4実施例に用いる受信装置のブロック図である。

【図9】本発明方式の第5実施例に用いる受信装置のブロック図である。

【図10】スweep信号波形の一例を示す図である。

【図11】PN信号波形の一例を示す図である。

【図12】OFDM方式の信号波形の一例を示す図である。

【図13】OFDM方式の周波数スペクトルを示す図である。

【図14】OFDM方式のフレーム構成の一例を示す図である。

【図15】OFDM変復調器の概念的構成を示すブロック図である。

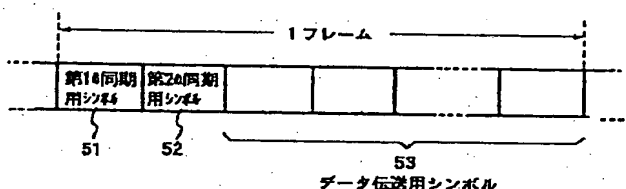
【図16】OFDM方式の伝送シンボルとサンプル点の位置関係の一例を示す図である。

# 【符号の説明】

- 11 直列並列変換器
- 12 逆離散フーリエ変換器
- 13 データ伝送用シンボル・同期用シンボル切替器
- 14、24、41 同期用シンボル波形メモリ
- 15、31 クロック発生器
- 16 D/A変換器
- 17、30 局部発振器
- 18、21 周波数変換器
- 22 A/D変換器
- 23 離散フーリエ変換器
- 25、42 相互相関値計算器
- 26 受信データ値判定並列直列変換器
- 27、43 同期用シンボル位置検出器
- 28 同期用シンボル受信間隔検出・判定器
- 29、62、82 発振周波数制御信号発生器
- 34、71 同期用シンボル
- 44 相互相関計算位置限定用制御信号発生器
- 51 第1の同期用シンボル
- 52 第2の同期用シンボル
- 61、81 ゲート信号発生器
- 73 同期用シンボル及びデータ伝送用シンボル非伝送期間
- 91 同期用シンボル受信間隔検出器
- 92 積算又は平均判定器

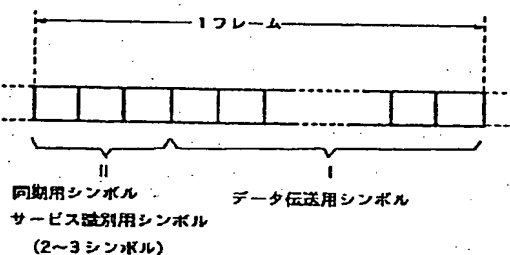
【図5】

本発明方式の第2実施例における伝送フレーム構成を示す図



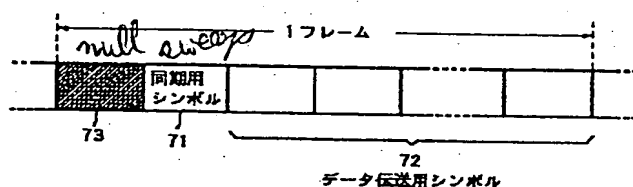
【図14】

OFDMのフレーム構成の一例を示す図



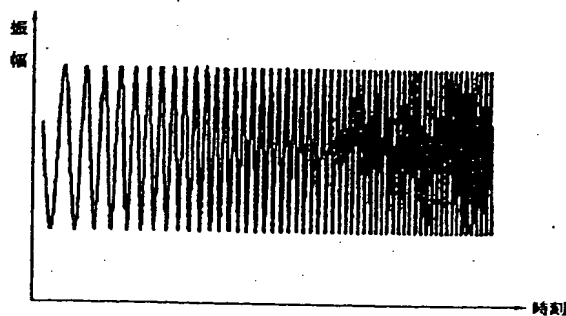
【図7】

本発明方式の第3実施例における伝送フレーム構成を示す図



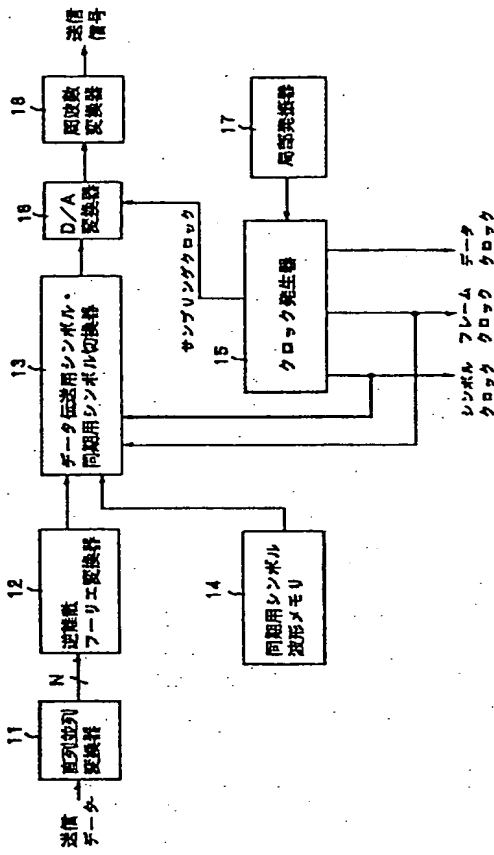
【図10】

スweep信号波形の一例を示す図



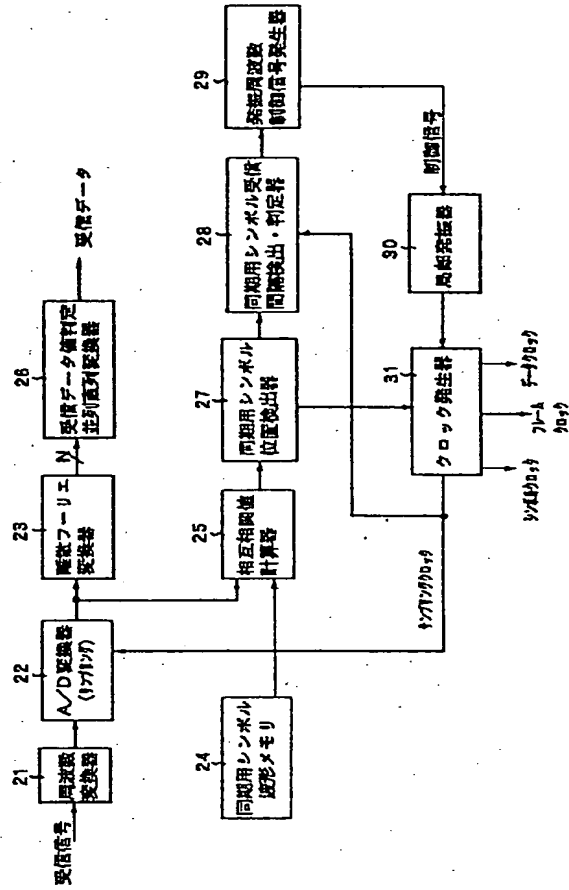
【図1】

本発明方式の第1乃至第4実施例に用いる送信装置のブロック図



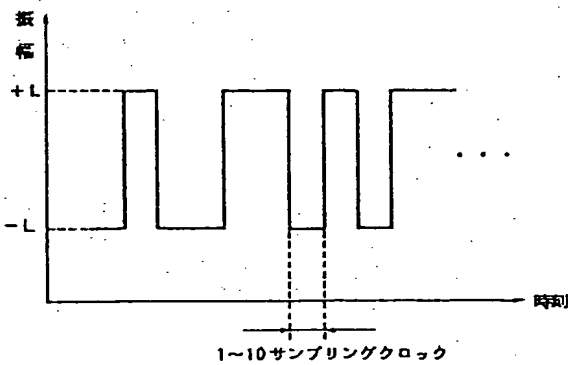
【図2】

本発明方式の第1実施例に用いる受信装置のブロック図



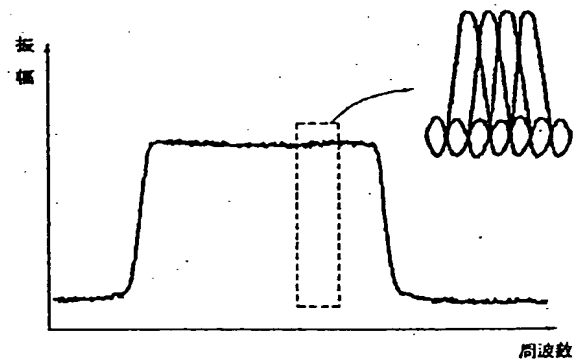
【図11】

PN信号波形の一例を示す図



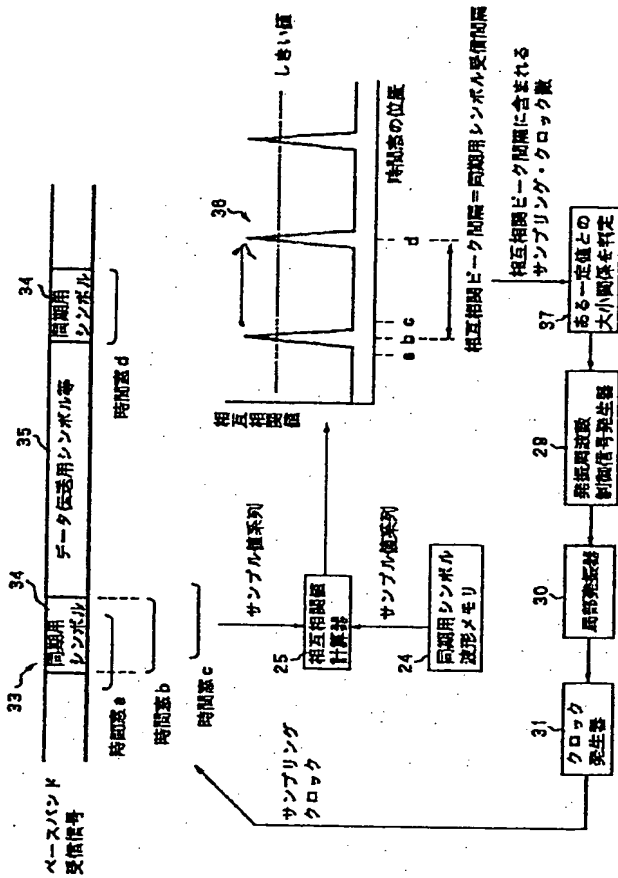
【図13】

OFDM変調波の周波数スペクトル



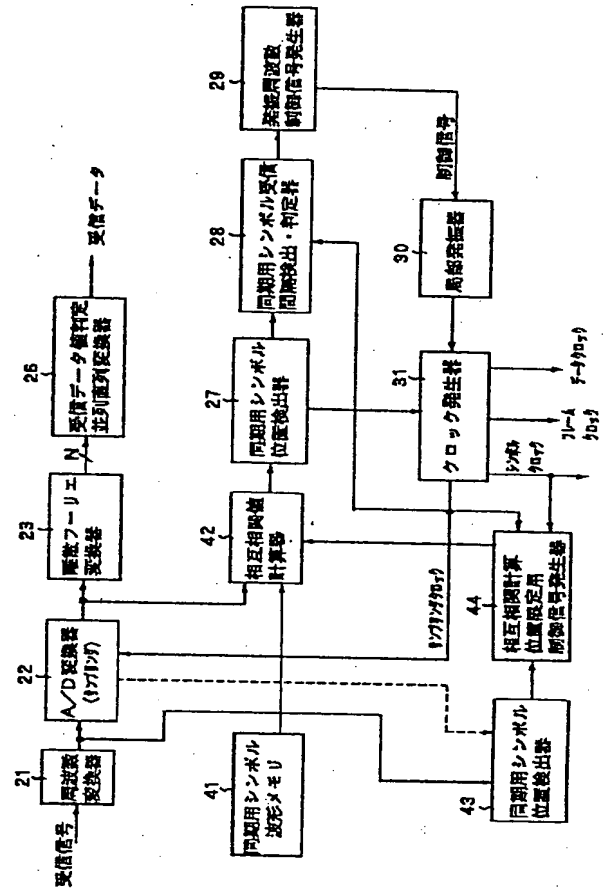
【図 3】

本発明の受信装置における局部発振器の発振周波数制御の概要説明図



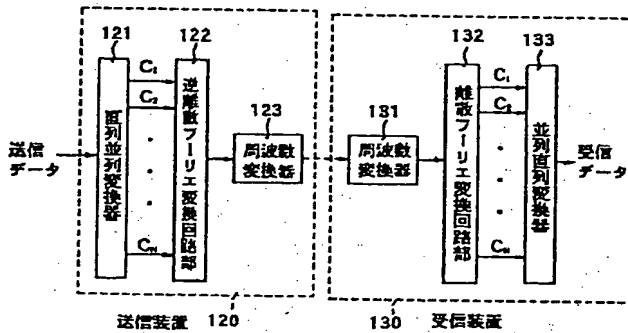
【圖 4】

本発明方式の第2実施例に用いる受信装置のブロック図



【図 15】

OFDM 方式の概念的構成説明図



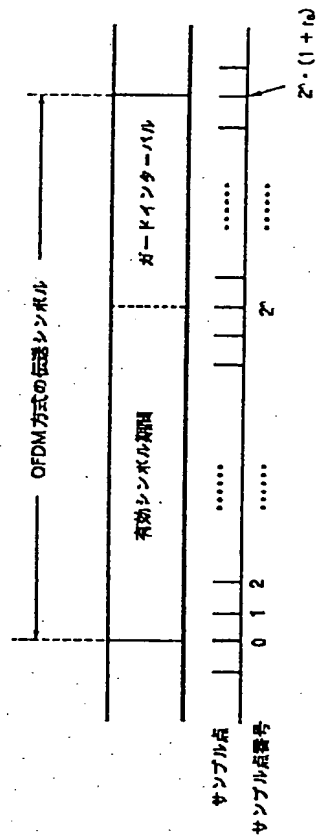






【図16】

OFDM方式の伝送シンボルとサンプル点の位置関係の一例



**THIS PAGE BLANK (USPTO)**